

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

J1017 U.S. PTO  
10/035442  
01/04/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月 7日

出 願 番 号

Application Number:

特願2001-031566

出 願 人

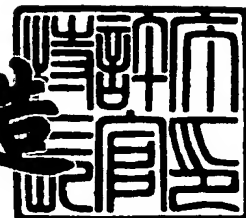
Applicant(s):

シャープ株式会社

2001年11月 2日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3097399

【書類名】 特許願

【整理番号】 00J05328

【提出日】 平成13年 2月 7日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 G01J 1/42  
G09G 3/20

【発明の名称】 アクティブマトリクス基板および電磁波検出器

【請求項の数】 13

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 和泉 良弘

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003082

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 アクティブマトリクス基板および電磁波検出器

【特許請求の範囲】

【請求項 1】

絶縁基板上に、格子状に配列された複数の電極配線と、  
これら電極配線の各格子毎に配置されたアクティブ素子と、  
前記電極配線およびアクティブ素子の上層に設けられた層間絶縁層と、  
この層間絶縁層上に形成された複数の画素電極とを備えているアクティブマトリクス基板において、

前記層間絶縁層は、前記電極配線が格子状に配列されている画素配列領域とこの画素配列領域を囲む周辺領域の少なくとも一部とを覆うように配置され、かつ、前記周辺領域に配置された前記層間絶縁層の上面の少なくとも一部には、凹部と凸部との少なくとも一方からなる凹凸部が形成されていることを特徴とするアクティブマトリクス基板。

【請求項 2】

前記層間絶縁層は、感光性有機材料からなることを特徴とする請求項 1 に記載のアクティブマトリクス基板。

【請求項 3】

前記凹凸部の表面は、凹凸部と接するようにアクティブマトリクス基板上に積層される半導体層に対して、凹凸部の表面よりも高い接合強度が得られる無機層にて覆われていることを特徴とする請求項 1 または 2 に記載のアクティブマトリクス基板。

【請求項 4】

前記無機層は前記画素電極と同一の材料からなることを特徴とする請求項 3 に記載のアクティブマトリクス基板。

【請求項 5】

前記凹凸部は、前記絶縁基板と接する領域の前記層間絶縁層に形成され、かつ前記層間絶縁層を貫通する構造を有し、凹凸部における層間絶縁層と絶縁基板との間には、凹凸部と接するようにアクティブマトリクス基板上に積層される半導

体層に対して、前記絶縁基板の表面よりも高い接合強度が得られる無機層が形成されていることを特徴とする請求項 3 に記載のアクティブマトリクス基板。

【請求項 6】

前記凹凸部は、前記電極配線に対する前記層間絶縁層の積層方向において前記電極配線と重畳しない位置に形成されていることを特徴とする請求項 1 から 5 の何れか 1 項に記載のアクティブマトリクス基板。

【請求項 7】

請求項 1 から 6 の何れか 1 項に記載のアクティブマトリクス基板を備え、アクティブマトリクス基板上の前記画素配列領域と前記周辺領域の少なくとも一部とを覆うように電磁波導電性を有する半導体層が形成され、この半導体層が前記周辺領域において前記凹凸部上に積層されていることを特徴とする電磁波検出器。

【請求項 8】

前記半導体層における前記凹凸部上の部分は、アクティブマトリクス基板の外方側へ向かうほど、厚みが漸次薄くなるように形成されていることを特徴とする請求項 7 に記載の電磁波検出器。

【請求項 9】

格子状に配列された複数の電極配線とこれら電極配線の各格子毎に配置されたアクティブ素子とが設けられている画素配列領域、およびこの画素配列領域を囲む周辺領域を有するアクティブマトリクス基板と、

前記画素配列領域と前記周辺領域の少なくとも一部とを覆うように前記アクティブマトリクス基板の表面に形成された電磁波導電性を有する半導体層とを備えている電磁波検出器において、

アクティブマトリクス基板の前記周辺領域における前記半導体層と接する少なくとも一部の領域の表面に、凹部と凸部との少なくとも一方からなる凹凸部が形成されていることを特徴とする電磁波検出器。

【請求項 10】

絶縁基板上に、格子状に配列された複数の電極配線とこれら電極配線の各格子毎に配置されたアクティブ素子、層間絶縁層、複数の画素電極、および電磁波導電性を有する半導体層が順次積層されている電磁波検出器において、

前記層間絶縁層における前記半導体層と接する領域の少なくとも一部には、凹部と凸部との少なくとも一方からなる凹凸部が形成されていることを特徴とする電磁波検出器。

【請求項 1 1】

前記凹凸部の表面は、前記半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われていることを特徴とする請求項 9 または 1 0 に記載の電磁波検出器。

【請求項 1 2】

前記凹凸部の表面は、前記半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われ、前記無機層は前記画素電極と同一の材料からなることを特徴とする請求項 1 0 に記載の電磁波検出器。

【請求項 1 3】

前記凹凸部は、前記絶縁基板と接する領域の前記層間絶縁層に形成され、かつ前記層間絶縁層を貫通する構造を有し、凹凸部における層間絶縁層と前記絶縁基板との間には、前記半導体層に対して前記絶縁基板の表面よりも高い接合強度が得られる無機層が形成されていることを特徴とする請求項 1 0 に記載の電磁波検出器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、X線等の放射線、可視光あるいは赤外光等の電磁波を検出する電磁波検出器、およびアクティブマトリクス基板に関するものである。

【0 0 0 2】

【従来の技術】

従来、X線などの電磁波を感知して電荷（電子－正孔のペア）を発生する半導体膜、即ち電磁波導電性を有する半導体膜と画素電極（電荷収集電極）等からなる半導体センサーとを二次元状に配置するとともに、各画素電極にスイッチング素子を設けた二次元の電磁波検出器が知られている。この電磁波検出器では、各行毎にスイッチング素子を順次オンにして各列毎に上記電荷を読み出すようにな

っている。

#### 【0003】

例えば、文献「D.L.Lee, et al., “A New Digital Detector for Projection Radiography”, SPIE, 2432, pp. 237-249, 1995」には、上記電磁波検出器に相当する二次元画像検出器についての具体的な構造や原理が記載されている。この二次元画像検出器の原理を図9を参照して説明する。

#### 【0004】

電磁波導電性を示すS e から成る半導体膜101の上層には、共通となる単一のバイアス電極102が形成され、下層には複数の電荷収集電極103が形成されている。これら電荷収集電極103は、それぞれ電荷蓄積容量(C s) 104およびT F T素子(アクティブ素子) 105に接続されている。なお、半導体膜101とバイアス電極102との間、および半導体膜101と電荷収集電極103との間には、電荷阻止層としてそれぞれ誘電層106、107が必要に応じて設けられる。また、108は絶縁基板であり、バイアス電極102には高圧電源109が接続される。

#### 【0005】

このような二次元画像検出器では、X線などの電磁波が入射すると、半導体膜101内で電荷(電子-正孔のペア)が発生する。このとき、半導体膜101と電荷蓄積容量104とは、電氣的に直列に接続された構造になっている。したがって、バイアス電極102にバイアス電圧を印加しておくと、半導体膜101で発生した電荷(電子-正孔のペア)はそれぞれ+電極側と-電極側に移動し、その結果、電荷蓄積容量104に電荷が蓄積される仕組みになっている。

#### 【0006】

電荷蓄積容量104に蓄積された電荷は、T F T素子105をオンにすることで外部に取り出すことができる。このように、二次元画像検出器では、電荷収集電極103、電荷蓄積容量104およびT F T素子105を二次元状に配置し、線順次に電荷を読み出していくことで検出対象である電磁波の二次元情報を得ることが可能となる。

#### 【0007】

一般に、電磁波導電性を有する半導体膜 1 0 1 としては、S e、C d T e、C d Z n T e、P b I<sub>2</sub>、H g I<sub>2</sub>、S i G e、S i 等が使用される。この中で、S e 膜（特に非晶質の a - S e 膜）は、低い暗電流（リーク電流）特性を有し、真空蒸着法により低温で大面積成膜が可能なことから、アクティブマトリクス基板 1 1 0（図 9 参照）上に直接半導体膜 1 0 1 を形成する構造の電磁波検出器（特に X 線検出器）に広く使用されている。

## 【 0 0 0 8 】

## 【発明が解決しようとする課題】

ところで、上述の電磁波検出器に用いるアクティブマトリクス基板 1 1 0 は、通常、ガラス基板を絶縁基板 1 0 8 とし、その上に金属膜（A l あるいは T a など）、半導体膜（a - S i あるいは p - S i など）、絶縁膜（S i N<sub>x</sub> や S i O<sub>x</sub>）を成膜して所定の形状にパターンニングすることで、電気配線や T F T 素子 1 0 5 などの要素部材が構成されている。

## 【 0 0 0 9 】

しかしながら、例えば、ガラス基板を絶縁基板 1 0 8 としたアクティブマトリクス基板 1 1 0 上に、半導体膜 1 0 1 として a - S e 膜が成膜された電磁波検出器の場合、ガラス基板の熱膨張係数 3 ~ 8 ( $\times 10^{-6}/^{\circ}\text{C}$ ) と S e 膜の熱膨張係数 3 0 ~ 5 0 ( $\times 10^{-6}/^{\circ}\text{C}$ ) とが約 1 桁の差を有するため、環境温度の変化に伴い a - S e 膜が剥離しやすくなる。

## 【 0 0 1 0 】

また、上記 a - S e 膜は、絶縁基板 1 0 8 を曲げるような外的応力の負荷によっても剥離しやすいといった問題がある。特に、この剥離（膜剥がれ）現象は、a - S e 膜の外端部から発生しやすく、したがって、電磁波検出器が大画面化した際には、a - S e 膜と絶縁基板 1 0 8 との間での熱膨張量の差が大きくなることや、絶縁基板 1 0 8 の反りによって特に顕著となる。

## 【 0 0 1 1 】

上記のようにして a - S e 膜が剥離した場合には、例えば X 線の照射により a - S e 膜で発生した電荷が、T F T 素子 1 0 5 の電荷収集電極 1 0 3 に到達できず、X 線の検出が不能となる。また、a - S e 膜の剥がれが外端部から生じた場

合、その剥がれは、画素配列領域まで進行しやすく、被害が大きくなる。

【 0 0 1 2 】

したがって、本発明のアクティブマトリクス基板および電磁波検出器は、アクティブマトリクス基板上に成膜される例えば半導体膜の剥がれを防止できるようにすることを目的としている。また、本発明のアクティブマトリクス基板および電磁波検出器は、アクティブマトリクス基板上に成膜される例えば半導体膜の外端部側からの剥がれを防止できるようにすることを目的としている。

【 0 0 1 3 】

【課題を解決するための手段】

上記の課題を解決するために、本発明のアクティブマトリクス基板は、絶縁基板上に、格子状に配列された複数の電極配線と、これら電極配線の各格子毎に配置されたアクティブ素子と、前記電極配線およびアクティブ素子の上層に設けられた層間絶縁層と、この層間絶縁層上に形成された複数の画素電極とを備えているアクティブマトリクス基板において、前記層間絶縁層が、前記電極配線が格子状に配列されている画素配列領域とこの画素配列領域を囲む周辺領域の少なくとも一部とを覆うように配置され、かつ、前記周辺領域に配置された前記層間絶縁層の上面の少なくとも一部に、凹部と凸部との少なくとも一方からなる凹凸部が形成されていることを特徴としている。

【 0 0 1 4 】

上記構成によれば、アクティブマトリクス基板の層間絶縁層は、画素配列領域とその周辺領域の少なくとも一部とを覆うように配置され、かつ周辺領域に配置された層間絶縁層の上面の少なくとも一部に、凹部と凸部との少なくとも一方からなる凹凸部が形成されている。このようなアクティブマトリクス基板は、その上面にさらに他の層を積層して使用される。例えば電磁波検出器として使用される場合、その表面に半導体層が積層される。この場合、半導体層は、層間絶縁層の前記凹凸部上に積層されると、周辺領域において層間絶縁層と凹凸嵌合した状態で接合される。

【 0 0 1 5 】

したがって、半導体層は、周辺領域、即ち半導体層の外端部において、実質的



に広い面積にて層間絶縁層と接合し、かつその接合部にはアンカー効果が生じる。この結果、アクティブマトリクス基板に半導体層が積層された状態において、半導体層とアクティブマトリクス基板の絶縁基板との間に熱膨張係数の大幅な差がある場合や、アクティブマトリクス基板を曲げるような外力が加わった場合であっても、アクティブマトリクス基板からの半導体層の剥離を防止することができる。

## 【 0 0 1 6 】

また、半導体層が上記のような原因でアクティブマトリクス基板から剥離する場合、その剥離は通常半導体層の外端部から生じる。したがって、アクティブマトリクス基板の層間絶縁層における周辺領域に凹凸部が形成された構成により、半導体層の剥離をさらに確実に防止することができる。

## 【 0 0 1 7 】

上記のアクティブマトリクス基板は、前記層間絶縁層が、感光性有機材料からなる構成としてもよい。

## 【 0 0 1 8 】

上記の構成によれば、例えばスピン塗布法により層間絶縁層を容易に例えば1～5  $\mu\text{m}$ の厚みに形成可能であり、また層間絶縁層自身が感光性を有するので、例えばフォトリソグラフィ技術により層間絶縁層に簡単に凹凸部を形成することができる。

## 【 0 0 1 9 】

上記のアクティブマトリクス基板は、前記凹凸部の表面が、凹凸部と接するようアクティブマトリクス基板上に積層される半導体層に対して、凹凸部の表面よりも高い接合強度が得られる無機層にて覆われている構成としてもよい。

## 【 0 0 2 0 】

上記の構成によれば、層間絶縁層と層間絶縁層の凹凸部に積層される半導体層とが材質的に相性が悪いために、凹凸部において前記両者間に十分な接合強度が得られない場合であっても、上記のように、凹凸部の表面が、その上に積層される半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われているので、凹凸部において所望の接合強度を得ることができる。

## 【 0 0 2 1 】

上記のアクティブマトリクス基板は、前記無機層が前記画素電極と同一の材料からなる構成としてもよい。

## 【 0 0 2 2 】

上記の構成によれば、前記の無機層を画素電極の形成工程において同時に形成可能である。したがって、工程数の増加を抑制しつつ、凹凸部に無機層を形成すること、即ち層間絶縁層と半導体層との材質的相性の不適合による凹凸部での接合強度の低下を防止して所望の接合強度を得ることができる。

## 【 0 0 2 3 】

上記のアクティブマトリクス基板において、前記凹凸部は、前記絶縁基板と接する領域の前記層間絶縁層に形成され、かつ前記層間絶縁層を貫通する構造を有し、凹凸部における層間絶縁層と絶縁基板との間には、凹凸部と接するようにアクティブマトリクス基板上に積層される半導体層に対して、前記絶縁基板の表面よりも高い接合強度が得られる無機層が形成されている構成としてもよい。

## 【 0 0 2 4 】

上記の構成によれば、絶縁基板として例えば表面が鏡面となっているガラス基板が使用されている場合であっても、層間絶縁層の凹凸部に積層される半導体層の、凹凸部の貫通構造を経て層間絶縁層の下面側に達している部分は、鏡面となっているガラス基板の表面ではなく、無機層の表面と接する。この場合、無機層は、半導体層に対して絶縁基板の表面よりも高い接合強度が得られるようになっているので、半導体層は凹凸部において所望の接続強度を得ることができる。

## 【 0 0 2 5 】

上記のアクティブマトリクス基板は、前記凹凸部が、前記電極配線に対する前記層間絶縁層の積層方向において前記電極配線と重畳しない位置に形成されている構成としてもよい。

## 【 0 0 2 6 】

上記の構成によれば、アクティブマトリクス基板上に例えば半導体層が積層された場合において、電極配線と半導体層との距離を層間絶縁層の厚み分だけ確実に離すことができる。これにより、電極配線と半導体層との間に発生する静電容

量を低減でき、前記両者の不要な電氣的カップリングを小さくすることができる。この結果、例えば半導体層で発生したノイズが電極配線に混入してアクティブマトリクス基板のS/Nが低下する事態を抑制することができる。

## 【0027】

本発明の電磁波検出器は、上記の何れかのアクティブマトリクス基板を備え、アクティブマトリクス基板上の前記画素配列領域と前記周辺領域の少なくとも一部とを覆うように電磁波導電性を有する半導体層が形成され、この半導体層が前記周辺領域において前記凹凸部上に積層されている構成としてもよい。

## 【0028】

上記の構成によれば、アクティブマトリクス基板からの半導体層の剥離が発生し難く、信頼性の高い電磁波検出器を提供することができる。

## 【0029】

上記の電磁波検出器は、前記半導体層における前記凹凸部上の部分が、アクティブマトリクス基板の外方側へ向かうほど、厚みが漸次薄くなるように形成されている構成としてもよい。

## 【0030】

上記の構成によれば、アクティブマトリクス基板に対する半導体層の外端部からの剥離をさらに確実に防止することができる。

## 【0031】

本発明の電磁波検出器は、格子状に配列された複数の電極配線とこれら電極配線の各格子毎に配置されたアクティブ素子とが設けられている画素配列領域、およびこの画素配列領域を囲む周辺領域を有するアクティブマトリクス基板と、前記画素配列領域と前記周辺領域の少なくとも一部とを覆うように前記アクティブマトリクス基板の表面に形成された電磁波導電性を有する半導体層とを備えている電磁波検出器において、アクティブマトリクス基板の前記周辺領域における前記半導体層と接する少なくとも一部の領域の表面に、凹部と凸部との少なくとも一方からなる凹凸部が形成されていることを特徴としている。

## 【0032】

上記の構成によれば、アクティブマトリクス基板の周辺領域における半導体層

と接する少なくとも一部の領域の表面に、凹部と凸部との少なくとも一方からなる凹凸部が形成されているので、半導体層は、周辺領域においてアクティブマトリクス基板と凹凸嵌合した状態で接合される。

## 【 0 0 3 3 】

したがって、半導体層は、アクティブマトリクス基板の周辺領域、即ち半導体層の外端部において、実質的に広い面積にてアクティブマトリクス基板と接合し、かつその接合部にはアンカー効果が生じる。この結果、半導体層とアクティブマトリクス基板との間に熱膨張係数の大幅な差がある場合や、アクティブマトリクス基板を曲げるような外力が加わった場合であっても、アクティブマトリクス基板からの半導体層の剥離を防止することができる。

## 【 0 0 3 4 】

また、半導体層が上記のような原因でアクティブマトリクス基板から剥離する場合、その剥離は通常半導体層の外端部から生じる。したがって、アクティブマトリクス基板の周辺領域に凹凸部が形成された構成により、半導体層の剥離をさらに確実に防止することができる。

## 【 0 0 3 5 】

本発明の電磁波検出器は、絶縁基板上に、格子状に配列された複数の電極配線とこれら電極配線の各格子毎に配置されたアクティブ素子、層間絶縁層、複数の画素電極、および電磁波導電性を有する半導体層が順次積層されている電磁波検出器において、前記層間絶縁層における前記半導体層と接する領域の少なくとも一部には、凹部と凸部との少なくとも一方からなる凹凸部が形成されていることを特徴としている。

## 【 0 0 3 6 】

上記の構成によれば、層間絶縁層における半導体層と接する領域の少なくとも一部には、凹部と凸部との少なくとも一方からなる凹凸部が形成されているので、半導体層は、凹凸部において層間絶縁層と凹凸嵌合した状態で接合される。この場合、凹凸部は、例えば層間絶縁層における隣り合う画素間の位置に設けられる。

## 【 0 0 3 7 】

したがって、半導体層は、凹凸部において実質的に広い面積にて層間絶縁層と接合し、かつその接合部にはアンカー効果が生じる。この結果、半導体層と絶縁基板との間に熱膨張係数の大幅な差がある場合や、電磁波検出器を曲げるような外力が加わった場合であっても、絶縁基板からの半導体層の剥離を防止することができる。

## 【 0 0 3 8 】

上記の電磁波検出器は、前記凹凸部の表面が、前記半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われている構成としてもよい。

## 【 0 0 3 9 】

上記の構成によれば、層間絶縁層と層間絶縁層の凹凸部上に積層される半導体層とが材質的に相性が悪いために、凹凸部において前記両者間に十分な接合強度が得られない場合であっても、上記のように、凹凸部の表面が、その上に積層される半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われているので、凹凸部において所望の接合強度を得ることができる。

## 【 0 0 4 0 】

上記の電磁波検出器は、前記凹凸部の表面が、前記半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われ、前記無機層は前記画素電極と同一の材料からなる構成としてもよい。

## 【 0 0 4 1 】

上記の構成によれば、前記の無機層を画素電極の形成工程において同時に形成可能である。したがって、工程数の増加を抑制しつつ、凹凸部に無機層を形成すること、即ち層間絶縁層と半導体層との材質的相性の不適合による凹凸部での接合強度の低下を防止して所望の接合強度を得ることができる。

## 【 0 0 4 2 】

上記の電磁波検出器において、前記凹凸部は、前記絶縁基板と接する領域の前記層間絶縁層に形成され、かつ前記層間絶縁層を貫通する構造を有し、凹凸部における層間絶縁層と前記絶縁基板との間には、前記半導体層に対して前記絶縁基板の表面よりも高い接合強度が得られる無機層が形成されている構成としてもよい。

## 【 0 0 4 3 】

上記の構成によれば、絶縁基板として例えば表面が鏡面となっているガラス基板が使用されている場合であっても、層間絶縁層の凹凸部上に積層される半導体層の、凹凸部の貫通構造を経て層間絶縁層の下面側に達している部分は、鏡面となっているガラス基板の表面ではなく、無機層の表面と接する。この場合、無機層は、半導体層に対して絶縁基板の表面よりも高い接合強度が得られるようになっているので、半導体層は凹凸部において所望の接続強度を得ることができる。

## 【 0 0 4 4 】

## 【発明の実施の形態】

## 〔実施の形態 1〕

本発明の実施の一形態を図 1 ないし図 4 に基づいて以下に説明する。なお、電磁波検出器およびアクティブマトリクス基板において、画素配列領域とは、電極配線が格子状に配列された領域であり、この領域は、アクティブ素子および画素電極が 2 次元状に配列されているアクティブ領域となっている。特に、電磁波検出器においては、撮像領域に対応する。

## 【 0 0 4 5 】

本実施の形態における電磁波検出器は、図 2 (a) (b) に示すように、主な構成要素として、アクティブマトリクス基板 1 1、半導体膜（半導体層） 1 2 およびバイアス電極 1 3 を備えている。アクティブマトリクス基板 1 1 は、画素配列領域 1 4 にアクティブマトリクスアレイを有する。半導体膜 1 2 は検出対象の電磁波に感応して電荷を生成する。バイアス電極 1 3 は半導体膜 1 2 にバイアス電圧を印加するためのものである。

## 【 0 0 4 6 】

アクティブマトリクス基板 1 1 は、図 3 に示すように、ガラスあるいはセラミックス等からなる絶縁基板 2 1 を有し、この絶縁基板 2 1 上に前記アクティブマトリクスアレイが形成されている。このアクティブマトリクスアレイは、例えば a-Si や p-Si を用いた TFT 素子（アクティブ素子） 2 2、電荷蓄積容量 (Cs) 2 3、電荷収集電極（画素電極） 2 4、並びにバスラインを形成するゲート電極 2 5 およびデータ電極 2 9 などが、XY マトリクス状に配列されて構成

されている。なお、アクティブ素子としては、上記TFT素子22以外に、例えばMIM素子あるいはダイオード素子等であってもよい。

## 【0047】

上記XYマトリクスは、単位格子に相当する1画素のサイズが、 $0.1 \times 0.1 \text{ mm}^2 \sim 0.3 \times 0.3 \text{ mm}^2$  程度であり、この1画素が $500 \times 500 \sim 3000 \times 3000$ 画素程度、マトリクス状に配列されたものが一般的である。

## 【0048】

上記の図3は1画素当たりの電磁波検出器の構成を示す縦断面図であり、その構成はさらに詳細には次のようになっている。

アクティブマトリクス基板11では、例えばガラス基板からなる絶縁基板21上に、ゲート電極25、電荷蓄積容量(Cs)電極26、電荷蓄積容量23、ゲート絶縁膜27、接続電極(ドレイン電極)28、データ電極(ソース電極)29、TFT素子22、絶縁保護膜30、層間絶縁膜(層間絶縁層)31、および電荷収集電極(画素電極)24などが形成されている。なお、TFT素子22はチャンネル層32およびコンタクト層33を有している。また、層間絶縁膜31にはコンタクトホール34が形成され、このコンタクトホール34により電荷収集電極24が接続電極28と接続されている。そして、電磁波検出器では、このようなアクティブマトリクス基板11上に、半導体膜12およびバイアス電極13が形成されている。

## 【0049】

上記の電磁波検出器は、次のようにして製造することができる。

絶縁基板21としての例えばガラス基板には、例えば無アルカリガラス基板(例えばコーニング社製#1737等)を用いることができる。そして、このガラス基板1上にTaやAl等の金属膜からなるゲート電極25および電荷蓄積容量電極26を形成する。これらは、ガラス基板上に上記金属膜をスパッタ蒸着により厚さ約3000Åに成膜した後、所望の形状にパターニングすることにより形成する。

## 【0050】

次に、ゲート電極25および電荷蓄積容量電極26を覆うようにして、ガラス

基板上面のほぼ全面に、 $\text{SiN}_x$ や $\text{SiO}_x$ 等からなるゲート絶縁膜 2 7 を C V D 法により厚さ約 3 5 0 0 Å に成膜する。このゲート絶縁膜 2 7 は、電荷蓄積容量 2 3 における誘電体としての機能も兼ねている。なお、ゲート絶縁膜 2 7 としては、 $\text{SiN}_x$ や $\text{SiO}_x$ に限らず、ゲート電極 2 5 および電荷蓄積容量電極 2 6 を陽極酸化した陽極酸化膜を併用することもできる。

## 【 0 0 5 1 】

次に、ゲート電極 2 5 の上方に、ゲート絶縁膜 2 7 を介して、T F T 素子 ( T F T ) 2 2 のチャネル部となるチャネル層 ( i 層 ) 3 2 、およびデータ電極 2 9 と接続電極 ( ドレイン電極 ) 2 8 とのコンタクトを図るためのコンタクト層 (  $n^+$  層 ) 3 3 を形成する。これらは a - S i から成り、C V D 法によりそれぞれ約 1 0 0 0 Å 、約 4 0 0 Å の厚さになるように成膜し、その後、所望の形状にパターニングすることにより形成することができる。

## 【 0 0 5 2 】

次に、コンタクト層 (  $n^+$  層 ) 3 3 上に、データ電極 2 9 と接続電極 ( ドレイン電極 ) 2 8 を形成する。この接続電極 2 8 は、電荷蓄積容量 2 3 を構成する上層側の電極ともなっている。これらデータ電極 2 9 および接続電極 2 8 は、上記ゲート絶縁膜 2 7 および電荷蓄積容量電極 2 6 と同様に、T a や A l 等の金属膜をスパッタ蒸着により厚さ約 3 0 0 0 Å に成膜した後、所望の形状にパターニングすることにより形成する。

## 【 0 0 5 3 】

次に、T F T 素子 2 2 や電荷蓄積容量 2 3 等を形成した絶縁基板 ( ガラス基板 ) 2 1 のほぼ全面を覆うようにして、絶縁保護膜 3 0 を形成する。この絶縁保護膜 3 0 は、C V D 法にて  $\text{SiN}_x$  を厚さ約 3 0 0 0 Å に成膜することにより形成する。なお、コンタクトホール 3 4 が形成される接続電極 2 8 上の部分においては、 $\text{SiN}_x$  を除去しておく。

## 【 0 0 5 4 】

次に、絶縁保護膜 3 0 上の略全面を覆うようにして層間絶縁膜 3 1 を形成する。この層間絶縁膜 3 1 は、感光性を有するアクリル樹脂をスピナー等の塗布装置を用いて厚さ約 3  $\mu\text{m}$  に成膜することにより形成する。感光性を有する有機材料



としては、他にもポリイミド樹脂等が使用可能である。

【 0 0 5 5 】

その後、所定の遮光パターンを有するフォトマスクを用いて、層間絶縁膜 3 1 に露光・現像処理（フォトリソグラフィ）を施し、画素毎にコンタクトホール 3 4 を形成する。コンタクトホール 3 4 では、層間絶縁膜 3 1 を縦方向に貫通する孔を形成し、下層の接続電極（ドレイン電極）2 8 を露出させる。

【 0 0 5 6 】

次に、コンタクトホール 3 4 が形成された層間絶縁膜 3 1 上に電荷収集電極 2 4 として、導電膜をパターン形成する。この電荷収集電極 2 4 は、コンタクトホール 3 4 を介して、T F T 素子 2 2 の接続電極 2 8 と電氣的に接続される。

【 0 0 5 7 】

上記電荷収集電極 2 4 としては、例えば厚み 0. 1 ~ 0. 2  $\mu$  m の I T O 膜（インジウム錫酸化膜）、I Z O 膜（インジウム亜鉛酸化膜）、A l 膜、A l 合金膜（例えば A l - N d、A l - Z r 合金など）、A l と他の導電膜との積層膜（例えば A l / M o、A l / T i など）等を用いることができる。なお、本願では、上記の A l 膜、A l 合金膜、および A l と他の導電膜との積層膜を併せて「A l を主成分とする導電膜」と称する。

【 0 0 5 8 】

次に、上記のようにして形成したアクティブマトリクス基板 1 1 に対し、画素配列領域 1 4 をすべて覆うように、a - S e からなる電磁波導電性を有する半導体膜 1 2 を形成する。この半導体膜 1 2 は、X 線の吸収効率を考慮し、真空蒸着法により膜厚が約 0. 5 ~ 1. 5  $\mu$  m、好ましくは 1  $\mu$  m になるように成膜する。なお、電磁波導電性を有する半導体膜には、a - S e 以外にも、C d T e、C d Z n T e、P b I<sub>2</sub>、H g I<sub>2</sub>、S i G e、あるいは S i 等を使用することができる。ただし、アクティブマトリクスアレイが形成されたアクティブマトリクス基板 1 1 上に直接半導体膜 1 2 が形成された構造の電磁波検出器とする場合には、真空蒸着法により低温で大面積成膜が可能なアモルファス S e 膜（a - S e 膜）が最適である。

【 0 0 5 9 】

そして、この半導体膜 1 2 上のほぼ全面に、Au、Al などからなるバイアス電極 1 3 を、真空蒸着法により約 2 0 0 0 Å の厚さで形成することで、図 2 (a) (b) および図 3 に示した電磁波検出器が得られる。なお、最上部のバイアス電極 1 3 には、図示しない外部高圧電源からバイアス電圧が印加される。

#### 【0060】

次に、本実施の形態の電磁波検出器が特徴とする構成について図 1 により説明する。図 1 は図 2 (a) における A - A 線矢視断面図である。ただし、図 1 においては、便宜上、アクティブマトリクス基板 1 1 を構成している TFT 素子 2 2 や各電極配線を省略し、層間絶縁膜 3 1 と電荷収集電極（画素電極）2 4 のみを記載している。

#### 【0061】

アクティブマトリクス基板 1 1 は、図 1 に示すように、通常、電極配線が格子状に配列された画素配列領域 1 4 （アクティブ領域、マトリクス領域）と、それ以外の領域、即ち画素配列領域 1 4 の周辺部に位置する周辺領域 1 5 とに大別することができる。

#### 【0062】

アクティブマトリクス基板 1 1 では、層間絶縁膜 3 1 が画素配列領域 1 4 から周辺領域 1 5 の一部に渡って広い面積で形成されている。周辺領域 1 5 における層間絶縁膜 3 1 には、凹部と凸部との少なくとも一方からなる凹凸部 1 7 が形成されている。この凹凸部 1 7 は、接合増強部として機能するものであり、周辺領域 1 5 における層間絶縁膜 3 1 の全領域に限らず、少なくとも一部の領域に形成されていればよい。また、電磁波検出器においては、画素配列領域 1 4 から周辺領域 1 5 における上記凹凸部 1 7 が形成されている領域に渡って、半導体膜 1 2 が形成されている。即ち、周辺領域 1 5 において、半導体膜 1 2 は層間絶縁膜 3 1 上に形成され、凹凸部 1 7 と嵌合した状態に接合されている。

#### 【0063】

上記の凹凸部 1 7 としては、各種ドットパターン、ストライプパターンあるいは波線パターン等を任意の密度で形成したもとなることができる。ドットパターンの例としては例えば図 4 (a) (b) に示すものがあり、ストライプパターン

としては例えば図 4 (c) に示すものがある。図 4 (a) ~ 図 4 (c) に示す各パターンは、それらが凹部または凸部の何れであってもよい。

#### 【 0 0 6 4 】

上記ドットパターンやストライプパターンなどの各パターンにおいては、例えば、深さあるいは高さを約  $3 \mu\text{m}$ 、幅（径）を約  $5 \sim 10 \mu\text{m}$  とすることができる。

#### 【 0 0 6 5 】

なお、凹凸部 17 は、凹部と凸部との少なくとも一方からなるものとしているが、これには、凹形状のもの、凸形状のもの、溝、孔、梨地等、凹部または凸部を形成するための各種構造が含まれる。

#### 【 0 0 6 6 】

上記凹凸部 17 は、例えば凹部からなる場合、例えば層間絶縁膜 31 にコンタクトホール 34 を形成する際に、同時に形成することができる。この場合には、新たなプロセスを追加することなしに簡便に形成可能である。

#### 【 0 0 6 7 】

また、層間絶縁膜 31 がアクリル系樹脂からなるとともに、絶縁基板 21 がガラス基板からなり、かつ周辺領域 15 において層間絶縁膜 31 が絶縁基板 21 上に直接形成されている場合、ガラス基板の表面は極めて鏡面であるため、絶縁基板 21 とガラス基板との接合強度が低くなる。この場合には、アクティブマトリクス基板 11 の周辺領域 15 においても、画素配列領域 14 と同様に、層間絶縁膜 31 の下層に、 $\text{SiN}_x$  や  $\text{SiO}_2$  等からなる無機系薄膜（無機層）を配置しておくことが好ましい。具体的には、図 3 に示したゲート絶縁膜 27 や絶縁保護膜 30 を形成する場合、その膜を周辺領域 15 の絶縁基板 21 上において層間絶縁膜 31 が存在する位置（層間絶縁膜 31 の下の位置）まで連続的に形成しておくことが良い。

#### 【 0 0 6 8 】

上記の構成において、電磁波検出器では、X線などの電磁波が入射すると、半導体膜 12 内で電荷（電子-正孔のペア）が発生する。このとき、半導体膜 12 と電荷蓄積容量 23 とは電氣的に直列に接続された構造になっている。したがっ

て、バイアス電極 13 にバイアス電圧を印加しておく、半導体膜 12 で発生した電荷（電子－正孔のペア）はそれぞれ＋電極側と－電極側に移動する。この結果、電荷蓄積容量 23 に電荷が蓄積される。

#### 【0069】

電荷蓄積容量 23 に蓄積された電荷は、TFT 素子 22 をオンにすることで、データ電極 29 を介して、図示しない外部のアンプ回路に取り出すことができる。このとき、電荷収集電極 24、電荷蓄積容量 23 および TFT 素子 22 は、上述のように XY マトリクス状に配置されているので、線順次に TFT 素子 22 を駆動して電荷を読み出していくことにより、検出対象である電磁波の二次元情報を得ることが可能となる。

#### 【0070】

また、アクティブマトリクス基板 11 は、周辺領域 15 における層間絶縁膜 31 に前述のように凹凸部 17 を有している。したがって、このアクティブマトリクス基板 11 上に半導体膜 12 およびバイアス電極 13 を順次成膜して形成された電磁波検出器、即ち上記半導体膜 12 が周辺領域 15 において層間絶縁膜 31 の上記凹凸部 17 上に配されている電磁波検出器では、凹凸部 17 を有していない電磁波検出器と比較して、半導体膜 12 と層間絶縁膜 31 との接合面積が増大し、かつ半導体膜 12 が凹凸部 17 と嵌合状態となっていることによりアンカー効果が発生する。したがって、アクティブマトリクス基板 11 に対する半導体膜 12 の接合強度が向上する。この結果、半導体膜 12 と絶縁基板 21 との熱膨張係数が大幅に異なる場合の両者間の熱膨張量の差による層間絶縁膜 31、即ち絶縁基板 21 からの半導体膜 12 の剥がれや、外力による電磁波検出器の変形（反り）などによる絶縁基板 21 からの半導体膜 12 の剥がれを防止することができる。

#### 【0071】

即ち、例えば、ガラス基板を絶縁基板 21 としたアクティブマトリクス基板 11 上に、半導体膜 12 として a-Se 膜が成膜された電磁波検出器の場合、ガラス基板の熱膨張係数  $3 \sim 8 (\times 10^{-6} / ^\circ\text{C})$  と a-Se 膜の熱膨張係数  $30 \sim 50 (\times 10^{-6} / ^\circ\text{C})$  とが約 1 桁の差を有するため、環境温度の変化に伴い a-S

e 膜が剥離しやすくなっていた。また、絶縁基板 2 1 を曲げるような僅かな外的応力の負荷によっても a - S e 膜が剥離しやすいといった問題が発生していた。

## 【 0 0 7 2 】

そこで、上記のように層間絶縁膜 3 1 に凹凸部 1 7 が形成され、この凹凸部 1 7 の上に半導体膜 1 2 が形成される構成とすれば、半導体膜 1 2 と層間絶縁膜 3 1 との接合面積が増大すること、および凹凸部 1 7 によるアンカー効果により、絶縁基板 2 1 からの半導体膜 1 2 の剥がれを防止することができる。

## 【 0 0 7 3 】

また、絶縁基板 2 1 からの半導体膜 1 2 の剥がれは、半導体膜 1 2 の外端部から生じやすくなっている。この問題に対し、本実施の形態においては、凹凸部 1 7 がアクティブマトリクス基板 1 1 の周辺領域 1 5 における層間絶縁膜 3 1 に形成されているので、特に周辺部からの半導体膜 1 2 の剥がれを適切に防止できるようになっている。

## 【 0 0 7 4 】

また、半導体膜 1 2 における凹凸部 1 7 上の部分は、図 1 に示すように、アクティブマトリクス基板 1 1 の外方側へ向かうほど、厚みが漸次薄くなるように形成されている。具体的には、例えば、厚みが漸次薄くなるような傾斜を有する形状となっている。したがって、周辺部からの半導体膜 1 2 の剥がれをさらに適切に防止できるようになっている。

## 【 0 0 7 5 】

## 〔実施の形態 2〕

本発明の実施の他の形態を図 5 に基づいて以下に説明する。

本実施の形態の電磁波検出器は、図 5 に示す構成を有している。この電磁波検出器は、アクティブマトリクス基板 1 1 の周辺領域 1 5 における層間絶縁膜 3 1 に、前記電磁波検出器と同様に凹凸部 1 7 が形成される一方、この凹凸部 1 7 の上に無機膜（無機層）4 1 が形成されたものとなっている。他の構成は前記電磁波検出器と同様である。

## 【 0 0 7 6 】

上記の無機膜 4 1 には、各種薄膜を使用可能であるものの、電磁波検出器（ア

クティブマトリクス基板 1 1) の製造工程の増加を抑制する上では、電荷収集電極 (画素電極) 2 4 と同様の材料を用いるのが好ましい。具体的には、ITO 膜 (インジウム錫酸化膜)、IZO 膜 (インジウム亜鉛酸化膜)、Al 膜、Al 合金膜 (例えば Al-Nd、Al-Zr 合金など)、Al と他の導電膜との積層膜 (例えば Al/Mo、Al/Ti など) 等である。この場合、無機膜 4 1 は、電荷収集電極 2 4 をパターニングする際に、同時に周辺領域 1 5 に形成すればよい。

## 【 0 0 7 7 】

上記無機膜 4 1 は次の機能を備える。

第 1 には、層間絶縁膜 3 1 と半導体膜 1 2 との接続強度促進膜としての機能である。即ち、層間絶縁膜 3 1 とその上に形成される半導体膜 1 2 とが材質的に相性が悪く、それ故、たとえ層間絶縁膜 3 1 に物理的な前記凹凸部 1 7 を形成した場合であっても上記両者の接合強度が十分に向上しない場合、上記のように、無機膜 4 1 を上記両者間に配しておくことにより、所望の接合強度を得ることができる。この場合に使用する無機膜 4 1 は、半導体膜 1 2 に対して凹凸部 1 7、即ち層間絶縁膜 3 1 の表面よりも高い接合強度が得られるものである。

## 【 0 0 7 8 】

第 2 には、凹凸部 1 7 を製造工程において薬液から保護する保護膜としての機能である。即ち、層間絶縁膜 3 1 に凹凸部 1 7 やコンタクトホール 3 4 を形成した後には、フォトリソストを利用した周知のフォトリソグラフィ技術やエッチング技術により電荷収集電極 (画素電極) 2 4 のパターニング工程が行われる。その際、層間絶縁膜 3 1 がフォトリソストの剥離液 (薬液) に曝されることになる。このとき、層間絶縁膜 3 1 がアクリル系樹脂にて形成されている場合、層間絶縁膜 3 1 は、凹凸部 1 7 を有しているので、凹凸部 1 7 を有していない平坦な構造の場合と比べて、それ自身が薬液からダメージを受けやすく、凹凸部 1 7 のパターンが崩れてしまうことがある。そこで、凹凸部 1 7 が無機膜 4 1 にて覆われていれば、フォトリソストの剥離工程において上記凹凸部 1 7 が薬液に曝されることがなく、凹凸部 1 7 は良好な形状を維持することができる。

## 【 0 0 7 9 】

## 〔実施の形態 3〕

本発明の実施のさらに他の形態を図 6 ないし図 8 に基づいて以下に説明する。本実施の形態の電磁波検出器は、アクティブマトリクス基板 1 1 の周辺領域 1 5 における層間絶縁膜 3 1 に前述の凹凸部 1 7 を有する構成において、凹凸部 1 7 の好ましい配置形態を考慮したものとなっている。

## 【0080】

本実施の形態の電磁波検出器において、凹凸部 1 7 は、図 6 に示すように配置されている。同図は、電磁波検出器のアクティブマトリクス基板 1 1 における周辺領域 1 5 付近の平面図であり、凹凸部 1 7 が凹部からなる場合を示している。なお、この凹凸部 1 7 は凸部からなるものであってもよく、また、前述のように、溝部やその他の凹あるいは凸パターンからなるものであってもよい。

## 【0081】

図 6 に示すように、電磁波検出器のアクティブマトリクス基板 1 1 は、その端縁部に多数の接続端子 5 1 が並設されており、これら接続端子 5 1 には、周辺領域 1 5 に形成された引出し配線 5 2 を通じて、画素配列領域 1 4 のマトリクス状に形成された電極配線 5 3 が接続されている。なお、引出し配線 5 2 も電極配線であるが、ここでは画素配列領域 1 4 に形成されている電極配線 5 3 と区別するために、引出し配線 5 2 としている。

## 【0082】

そして、凹凸部 1 7 は、引出し配線 5 2 と重ならないように、引出し配線 5 2 同士の間形成されている。したがって、引出し配線（電極配線）5 2 の上には、層間絶縁膜 3 1 が存在している。これにより、本実施の形態の電磁波検出器は、電極配線 5 3、即ち接続端子 5 1 に、半導体膜 1 2 で発生したノイズが重畳される事態を抑制できるようになっている。

## 【0083】

即ち、一般に、半導体膜 1 2 には X 線照射や熱的励起により何らかの電荷が発生し、その電荷によりもたらされる不要な電位が下層の引出し配線 5 2 にノイズとして重畳する可能性がある。そこで、凹凸部 1 7 を上記のように引出し配線 5 2 と重畳しないように形成すれば、引出し配線 5 2 と半導体膜 1 2 との距離を層

間絶縁膜 3 1 の厚み分（例えば 3  $\mu$  m）だけ確実に離すことができる。これにより、引出し配線 5 2 と半導体膜 1 2 との間に発生する静電容量を低減でき、両者の電气的カップリングを小さくすることができる。この結果、電磁波検出器の検出信号にノイズが混入し、その S / N が低下する事態を抑制することができる。

## 【 0 0 8 4 】

なお、上記のアクティブマトリクス基板 1 1 の構成は、電磁波検出器ばかりでなく、例えば図 7 に示すように、液晶表示装置 6 1 にも適用可能である。この液晶表示装置 6 1 では、アクティブマトリクス基板 1 1 と対向基板 6 2 との間に液晶層 6 3 が設けられ、この液晶層 6 3 はシール材 6 4 によって上記両者間に封入されている。

## 【 0 0 8 5 】

上記シール材 6 4 は、熱硬化型樹脂あるいは紫外線硬化型樹脂等からなり、アクティブマトリクス基板 1 1 の周辺領域 1 5 に形成された凹凸部 1 7 上に設けられている。即ち、シール材 6 4 のアクティブマトリクス基板 1 1 側の端部は、凹凸部 1 7 と嵌合した状態でアクティブマトリクス基板 1 1 と接合している。このような構成により、液晶表示装置 6 1 に対して、例えば曲げ加重など、アクティブマトリクス基板 1 1 とシール材 6 4 とを引き剥がすような加重が加わった場合であっても、これら両者は容易には引き剥がされないのである。これにより、液晶表示装置 6 1 の信頼性を高めることができる。

## 【 0 0 8 6 】

また、以上の実施の形態の電磁波検出器は、X線等の放射線の検出器に限ることなく、可視光、赤外光など各種電磁波に対する検出器にも応用することが可能である。また、アクティブマトリクス基板 1 1 の構造や半導体膜 1 2 の材料についても、上記の実施の形態に示したものに限定されことなく、その他の種々の構成、種々の材料を適宜使用可能である。

## 【 0 0 8 7 】

また、以上の実施の形態においては、凹凸部 1 7 がアクティブマトリクス基板 1 1 の周辺領域 1 5 における層間絶縁膜 3 1 に形成されているものとし、これにより、半導体膜 1 2 に対する高い剥離防止機能を発揮し得るようになっている。



しかしながら、凹凸部 1 7 は、必ずしも周辺領域 1 5 に形成されている必要はなく、例えば図 8 に示すように、画素配列領域 1 4 における画素 5 5 間の層間絶縁膜 3 1 に形成されている構成であってもよい。この場合であっても、そのような凹凸部 1 7 を有していない場合と比較して、半導体膜 1 2 についての高い剥離防止機能を得ることができる。

## 【 0 0 8 8 】

また、以上の実施の形態においては、電磁波検出器に含まれるアクティブマトリクス基板 1 1 に対して凹凸部 1 7 を設けた構成としている。しかしながら、上記凹凸部 1 7 を設けた構成は、これに限らず、製品としてのアクティブマトリクス基板 1 1 にも適用可能である。即ち、この場合のアクティブマトリクス基板 1 1 は、熱膨張率が絶縁基板 2 1 と大幅に異なるような膜（層）、例えば半導体膜 1 2 が上面に形成されることを前提とする製品、あるいは変形を生じやすく、あるいは変形を受けやすく、その上に形成される膜（層）の剥がれを生じやすい製品として流通するものである。

## 【 0 0 8 9 】

## 【発明の効果】

以上のように、本発明のアクティブマトリクス基板は、絶縁基板上に、格子状に配列された複数の電極配線と、これら電極配線の各格子毎に配置されたアクティブ素子と、前記電極配線およびアクティブ素子の上面に設けられた層間絶縁層と、この層間絶縁層上に形成された複数の画素電極とを備えているアクティブマトリクス基板において、前記層間絶縁層が、前記電極配線が格子状に配列されている画素配列領域とこの画素配列領域を囲む周辺領域の少なくとも一部とを覆うように配置され、かつ、前記周辺領域に配置された前記層間絶縁層の上面の少なくとも一部に、凹部と凸部との少なくとも一方からなる凹凸部が形成されている構成である。

## 【 0 0 9 0 】

このようなアクティブマトリクス基板は、例えば電磁波検出器として使用される場合、その表面に半導体層が積層される。この場合、半導体層は、層間絶縁層の前記凹凸部上に積層されると、周辺領域において層間絶縁層と凹凸嵌合した状

態で接合される。

【0091】

したがって、半導体層は、周辺領域、即ち半導体層の外端部において、実質的に広い面積にて層間絶縁層と接合し、かつその接合部にはアンカー効果が生じる。この結果、アクティブマトリクス基板に半導体層が積層された状態において、半導体層とアクティブマトリクス基板の絶縁基板との間に熱膨張係数の大幅な差がある場合や、アクティブマトリクス基板を曲げるような外力が加わった場合であっても、アクティブマトリクス基板からの半導体層の剥離を防止することができる。

【0092】

また、半導体層が上記のような原因でアクティブマトリクス基板から剥離する場合、その剥離は通常半導体層の外端部から生じる。したがって、アクティブマトリクス基板の層間絶縁層における周辺領域に凹凸部が形成された構成により、半導体層の剥離をさらに確実に防止することができる。

【0093】

上記のアクティブマトリクス基板は、前記層間絶縁層が、感光性有機材料からなる構成としてもよい。

【0094】

上記の構成によれば、例えばスピン塗布法により層間絶縁層を容易に例えば1～5 $\mu$ mの厚みに形成可能であり、また層間絶縁層自身が感光性を有するので、例えばフォトリソグラフィ技術により層間絶縁層に簡単に凹凸部を形成することができる。

【0095】

上記のアクティブマトリクス基板は、前記凹凸部の表面が、凹凸部と接するようにアクティブマトリクス基板上に積層される半導体層に対して、凹凸部の表面よりも高い接合強度が得られる無機層にて覆われている構成としてもよい。

【0096】

上記の構成によれば、層間絶縁層と層間絶縁層の凹凸部上に積層される半導体層とが材質的に相性が悪いために、凹凸部において前記両者間に十分な接合強度

が得られない場合であっても、上記のように、凹凸部の表面が、その上に積層される半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われているので、凹凸部において所望の接合強度を得ることができる。

## 【 0 0 9 7 】

上記のアクティブマトリクス基板は、前記無機層が前記画素電極と同一の材料からなる構成としてもよい。

## 【 0 0 9 8 】

上記の構成によれば、前記の無機層を画素電極の形成工程において同時に形成可能である。したがって、工程数の増加を抑制しつつ、凹凸部に無機層を形成すること、即ち層間絶縁層と半導体層との材質的相性の不適合による凹凸部での接合強度の低下を防止して所望の接合強度を得ることができる。

## 【 0 0 9 9 】

上記のアクティブマトリクス基板において、前記凹凸部は、前記絶縁基板と接する領域の前記層間絶縁層に形成され、かつ前記層間絶縁層を貫通する構造を有し、凹凸部における層間絶縁層と絶縁基板との間には、凹凸部と接するようにアクティブマトリクス基板上に積層される半導体層に対して、前記絶縁基板の表面よりも高い接合強度が得られる無機層が形成されている構成としてもよい。

## 【 0 1 0 0 】

上記の構成によれば、絶縁基板として例えば表面が鏡面となっているガラス基板が使用されている場合であっても、層間絶縁層の凹凸部上に積層される半導体層の、凹凸部の貫通構造を経て層間絶縁層の下面側に達している部分は、鏡面となっているガラス基板の表面ではなく、無機層の表面と接する。この場合、無機層は、半導体層に対して絶縁基板の表面よりも高い接合強度が得られるようになっているので、半導体層は凹凸部において所望の接続強度を得ることができる。

## 【 0 1 0 1 】

上記のアクティブマトリクス基板は、前記凹凸部が、前記電極配線に対する前記層間絶縁層の積層方向において前記電極配線と重畳しない位置に形成されている構成としてもよい。

## 【 0 1 0 2 】

上記の構成によれば、アクティブマトリクス基板上に例えば半導体層が積層された場合において、電極配線と半導体層との距離を層間絶縁層の厚み分だけ確実に離すことができる。これにより、電極配線と半導体層との間に発生する静電容量を低減でき、前記両者の不要な電氣的カップリングを小さくすることができる。この結果、例えば半導体層で発生したノイズが電極配線に混入してアクティブマトリクス基板のS/Nが低下する事態を抑制することができる。

## 【0103】

本発明の電磁波検出器は、上記の何れかのアクティブマトリクス基板を備え、アクティブマトリクス基板上の前記画素配列領域と前記周辺領域の少なくとも一部とを覆うように電磁波導電性を有する半導体層が形成され、この半導体層が前記周辺領域において前記凹凸部上に積層されている構成としてもよい。

## 【0104】

上記の構成によれば、アクティブマトリクス基板からの半導体層の剥離が発生し難く、信頼性の高い電磁波検出器を提供することができる。

## 【0105】

上記の電磁波検出器は、前記半導体層における前記凹凸部上の部分が、アクティブマトリクス基板の外方側へ向かうほど、厚みが漸次薄くなるように形成されている構成としてもよい。

## 【0106】

上記の構成によれば、アクティブマトリクス基板に対する半導体層の外端部からの剥離をさらに確実に防止することができる。

## 【0107】

本発明の電磁波検出器は、格子状に配列された複数の電極配線とこれら電極配線の各格子毎に配置されたアクティブ素子とが設けられている画素配列領域、およびこの画素配列領域を囲む周辺領域を有するアクティブマトリクス基板と、前記画素配列領域と前記周辺領域の少なくとも一部とを覆うように前記アクティブマトリクス基板の表面に形成された電磁波導電性を有する半導体層とを備えている電磁波検出器において、アクティブマトリクス基板の前記周辺領域における前記半導体層と接する少なくとも一部の領域の表面に、凹部と凸部との少なくとも

一方からなる凹凸部が形成されている構成である。

【0108】

上記の構成によれば、半導体層は、周辺領域においてアクティブマトリクス基板と凹凸嵌合した状態で接合される。したがって、半導体層は、アクティブマトリクス基板の周辺領域、即ち半導体層の外端部において、実質的に広い面積にてアクティブマトリクス基板と接合し、かつその接合部にはアンカー効果が生じる。この結果、半導体層とアクティブマトリクス基板との間に熱膨張係数の大幅な差がある場合や、アクティブマトリクス基板を曲げるような外力が加わった場合であっても、アクティブマトリクス基板からの半導体層の剥離を防止することができる。

【0109】

また、半導体層が上記のような原因でアクティブマトリクス基板から剥離する場合、その剥離は通常半導体層の外端部から生じる。したがって、アクティブマトリクス基板の周辺領域に凹凸部が形成された構成により、半導体層の剥離をさらに確実に防止することができる。

【0110】

本発明の電磁波検出器は、絶縁基板上に、格子状に配列された複数の電極配線とこれら電極配線の各格子毎に配置されたアクティブ素子、層間絶縁層、複数の画素電極、および電磁波導電性を有する半導体層が順次積層されている電磁波検出器において、前記層間絶縁層における前記半導体層と接する領域の少なくとも一部には、凹部と凸部との少なくとも一方からなる凹凸部が形成されている構成である。

【0111】

上記の構成によれば、半導体層は、凹凸部において層間絶縁層と凹凸嵌合した状態で接合される。この場合、凹凸部は、例えば層間絶縁層における隣り合う画素間の位置に設けられる。

【0112】

したがって、半導体層は、凹凸部において実質的に広い面積にて層間絶縁層と接合し、かつその接合部にはアンカー効果が生じる。この結果、半導体層と絶縁

基板との間に熱膨張係数の大幅な差がある場合や、電磁波検出器を曲げるような外力が加わった場合であっても、絶縁基板からの半導体層の剥離を防止することができる。

## 【 0 1 1 3 】

上記の電磁波検出器は、前記凹凸部の表面が、前記半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われている構成としてもよい。

## 【 0 1 1 4 】

上記の構成によれば、層間絶縁層と層間絶縁層の凹凸部上に積層される半導体層とが材質的に相性が悪いために、凹凸部において前記両者間に十分な接合強度が得られない場合であっても、上記のように、凹凸部の表面が、その上に積層される半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われているので、凹凸部において所望の接合強度を得ることができる。

## 【 0 1 1 5 】

上記の電磁波検出器は、前記凹凸部の表面が、前記半導体層に対して凹凸部の表面よりも高い接合強度が得られる無機層にて覆われ、前記無機層は前記画素電極と同一の材料からなる構成としてもよい。

## 【 0 1 1 6 】

上記の構成によれば、前記の無機層を画素電極の形成工程において同時に形成可能である。したがって、工程数の増加を抑制しつつ、凹凸部に無機層を形成すること、即ち層間絶縁層と半導体層との材質的相性の不適合による凹凸部での接合強度の低下を防止して所望の接合強度を得ることができる。

## 【 0 1 1 7 】

上記の電磁波検出器において、前記凹凸部は、前記絶縁基板と接する領域の前記層間絶縁層に形成され、かつ前記層間絶縁層を貫通する構造を有し、凹凸部における層間絶縁層と前記絶縁基板との間には、前記半導体層に対して前記絶縁基板の表面よりも高い接合強度が得られる無機層が形成されている構成としてもよい。

## 【 0 1 1 8 】

上記の構成によれば、絶縁基板として例えば表面が鏡面となっているガラス基

板が使用されている場合であっても、層間絶縁層の凹凸部上に積層される半導体層の、凹凸部の貫通構造を経て層間絶縁層の下面側に達している部分は、鏡面となっているガラス基板の表面ではなく、無機層の表面と接する。この場合、無機層は、半導体層に対して絶縁基板の表面よりも高い接合強度が得られるようになっているので、半導体層は凹凸部において所望の接続強度を得ることができる。

【図面の簡単な説明】

【図 1】

本発明の実施の一形態における電磁波検出器の構成を示すものであって、図 2 (a) における A - A 線矢視断面図である。

【図 2】

図 2 (a) は本発明の実施の一形態の電磁波検出器を示す平面図、図 2 (b) は同電磁波検出器の概略の縦断面図である。

【図 3】

図 2 (a) に示した電磁波検出器における 1 画素部分を拡大して示す縦断面図断面図である。

【図 4】

図 4 (a) は図 1 に示した凹凸部となるドットパターンの例を示す平面図、図 4 (b) は同凹凸部となる他のドットパターンの例を示す平面図、図 4 (c) は同凹凸部となるストライプパターンの例を示す平面図である。

【図 5】

本発明の実施の他の形態における電磁波検出器の構成を示すものであって、電磁波検出器の図 1 に示した部分に対応する縦断面図である。

【図 6】

本発明の実施のさらに他の形態における電磁波検出器の構成を示すものであって、凹凸部が形成されているアクティブマトリクス基板の周辺領域付近の平面図である。

【図 7】

本発明の実施の形態において示したアクティブマトリクス基板を液晶表示装置に適用した例を示す液晶表示装置の概略の縦断面図である。

【図 8】

本発明の実施のさらに他の形態における電磁波検出器の構成を示すものであって、凹凸部が形成されているアクティブマトリクス基板の画素配列領域における要部の平面図である。

【図 9】

従来の電磁波検出器の動作原理を説明する縦断面図である。

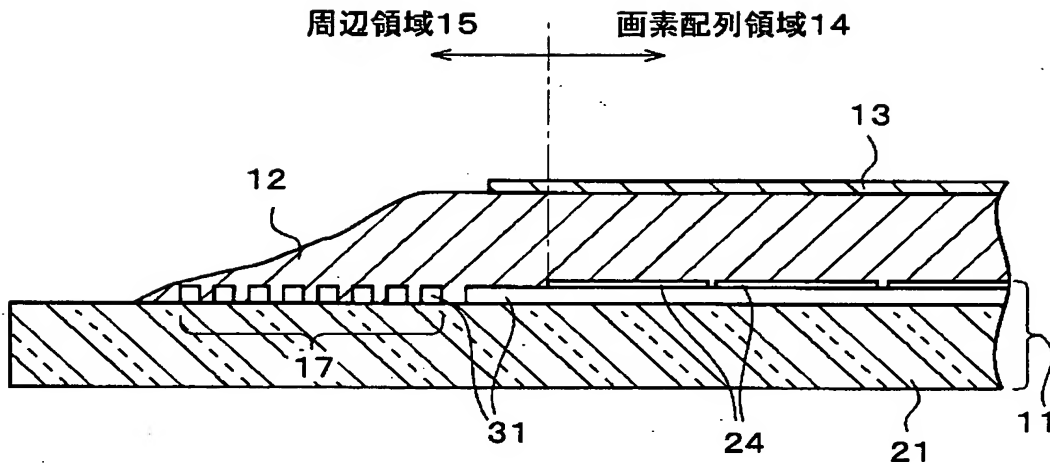
【符号の説明】

- 1 1      アクティブマトリクス基板
- 1 2      半導体膜（半導体層）
- 1 3      バイアス電極
- 1 4      画素配列領域
- 1 5      周辺領域
- 1 7      凹凸部
- 2 1      絶縁基板
- 2 2      T F T 素子
- 2 3      電荷蓄積容量
- 2 4      電荷収集電極（画素電極）
- 2 8      接続電極
- 3 1      層間絶縁膜（層間絶縁層）
- 3 4      コンタクトホール
- 4 1      無機膜（無機層）
- 5 1      接続端子
- 5 2      引出し配線



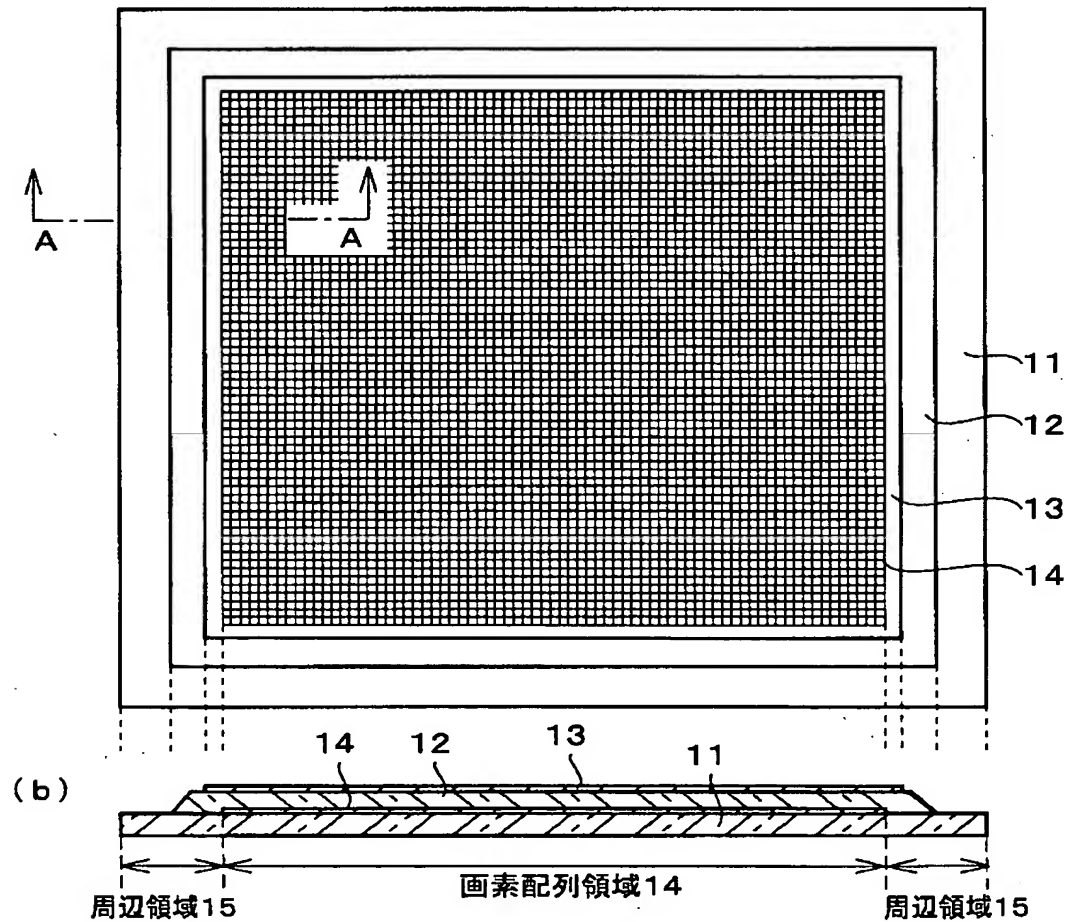
【書類名】 図面

【図 1】

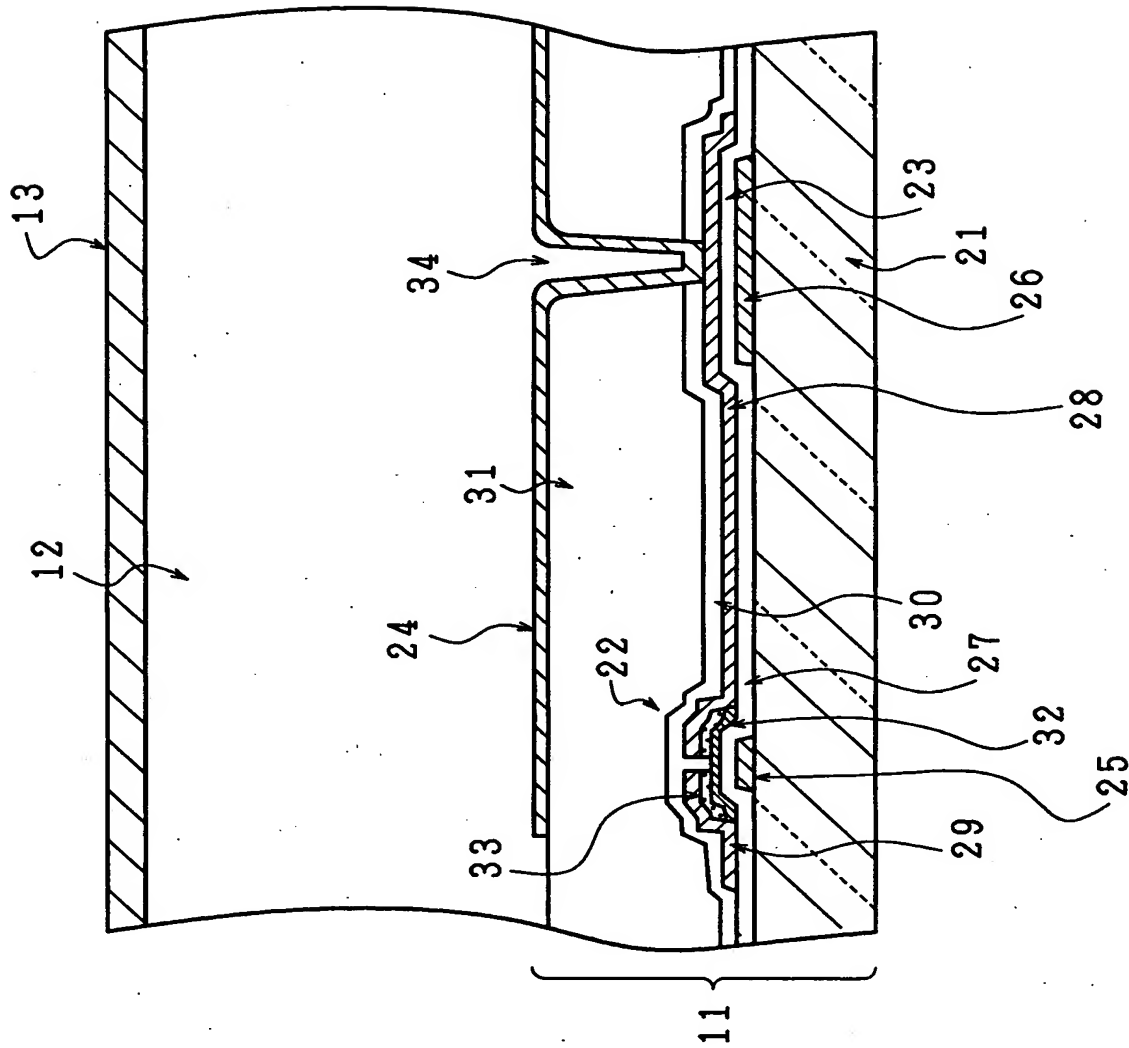


【図 2】

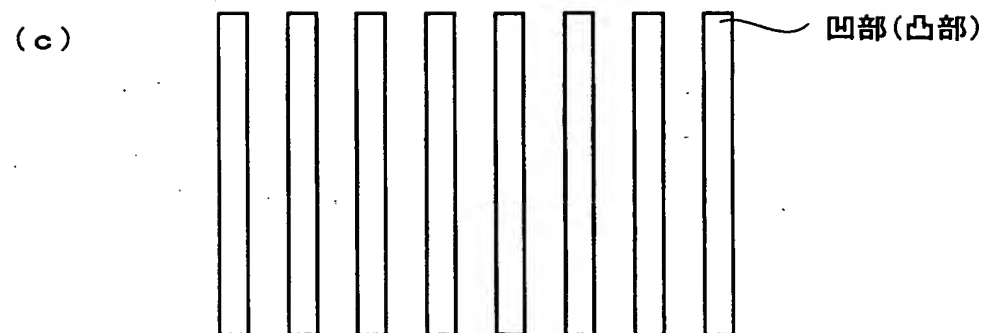
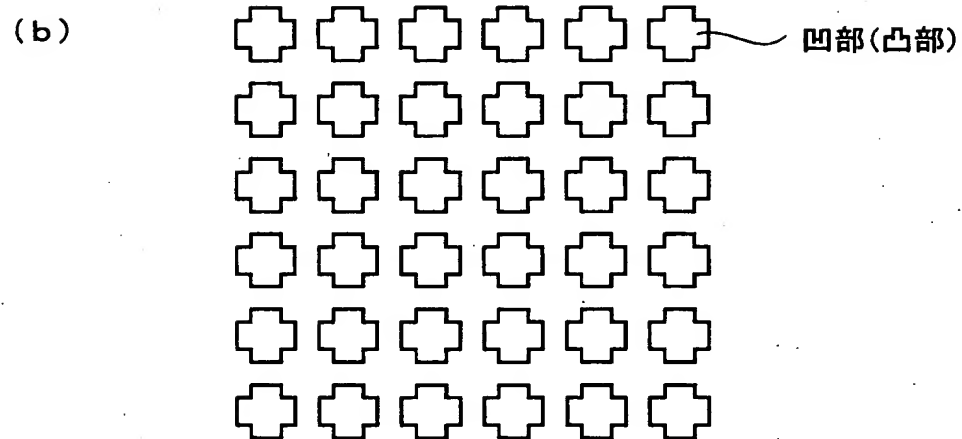
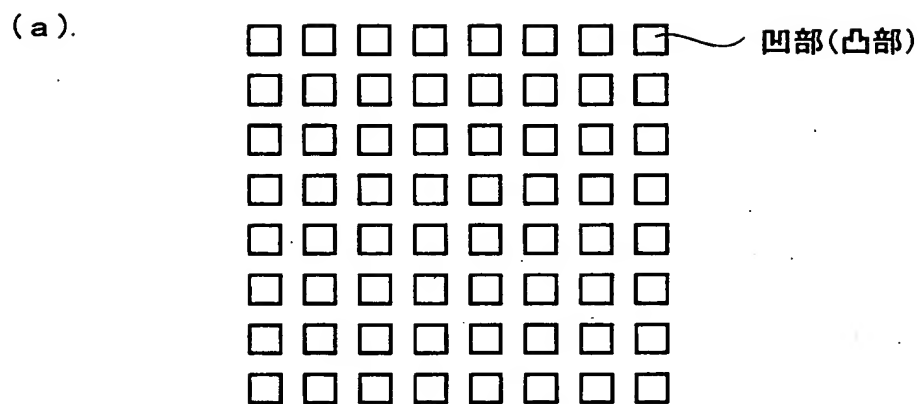
(a)



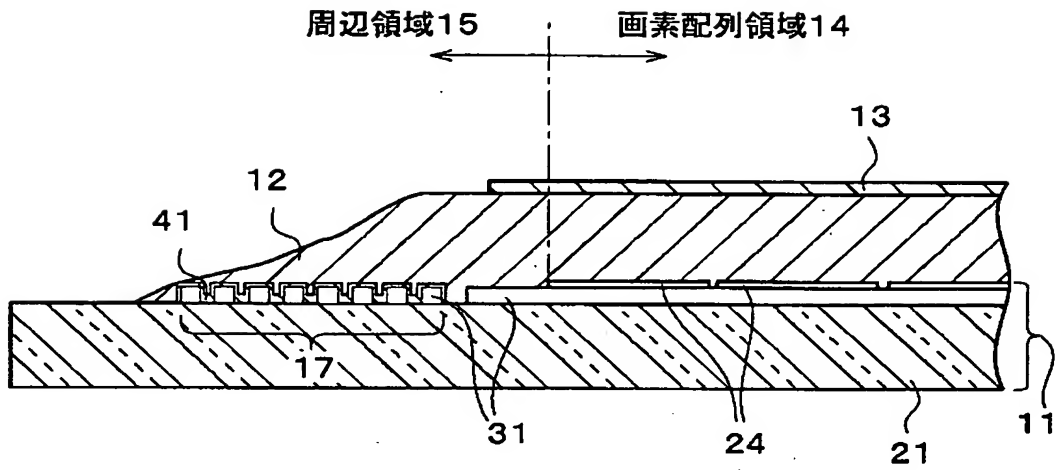
【図 3】



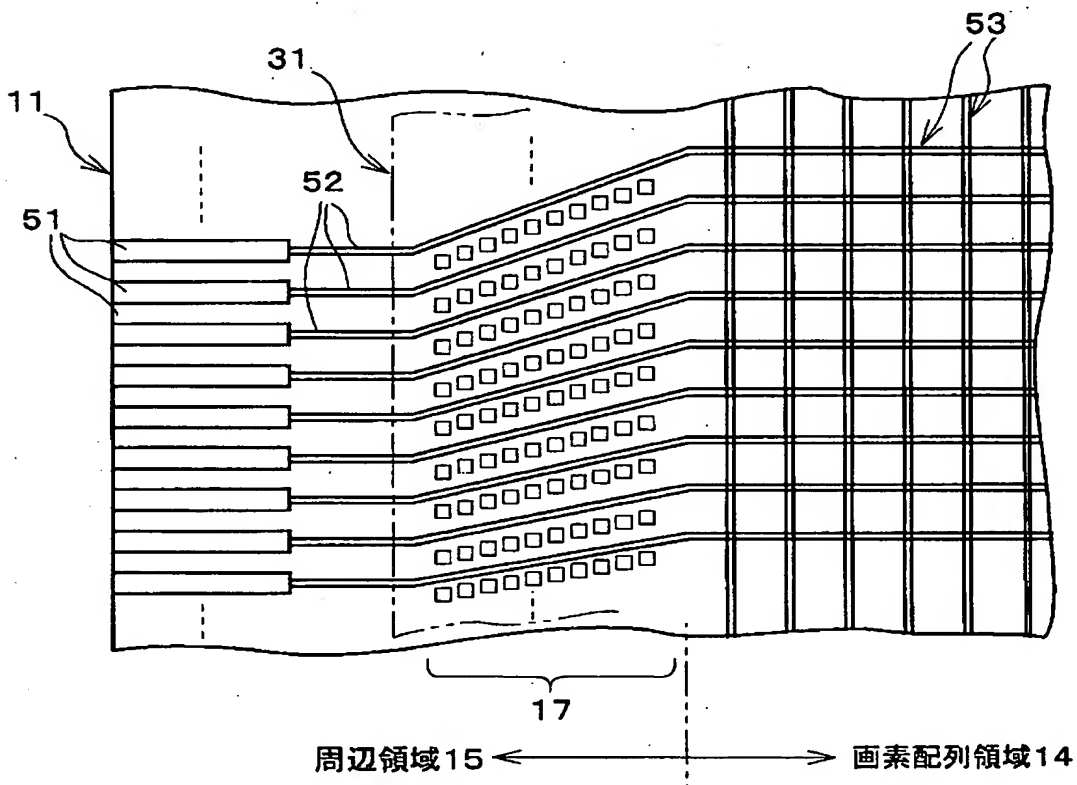
【図 4】



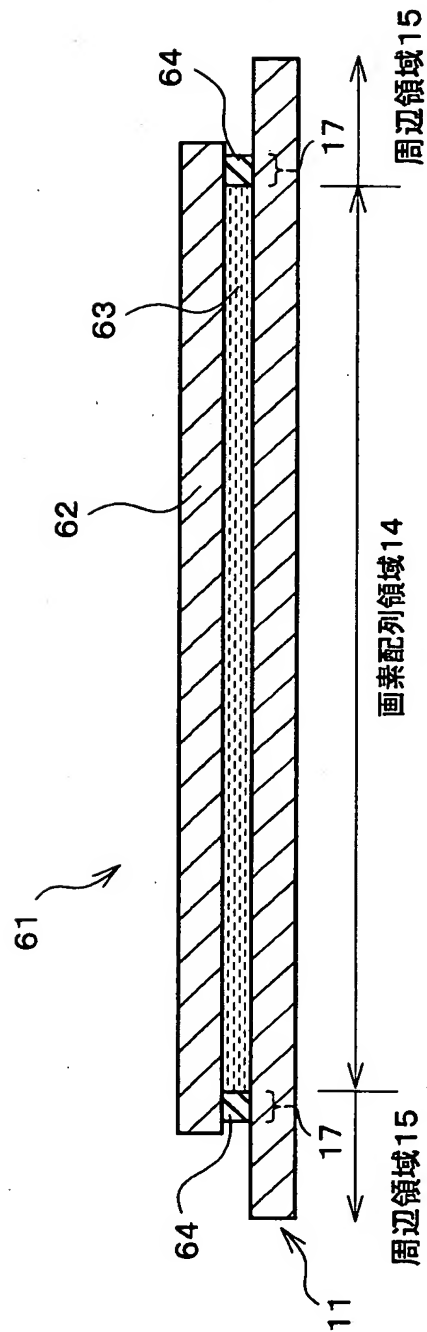
【図 5】



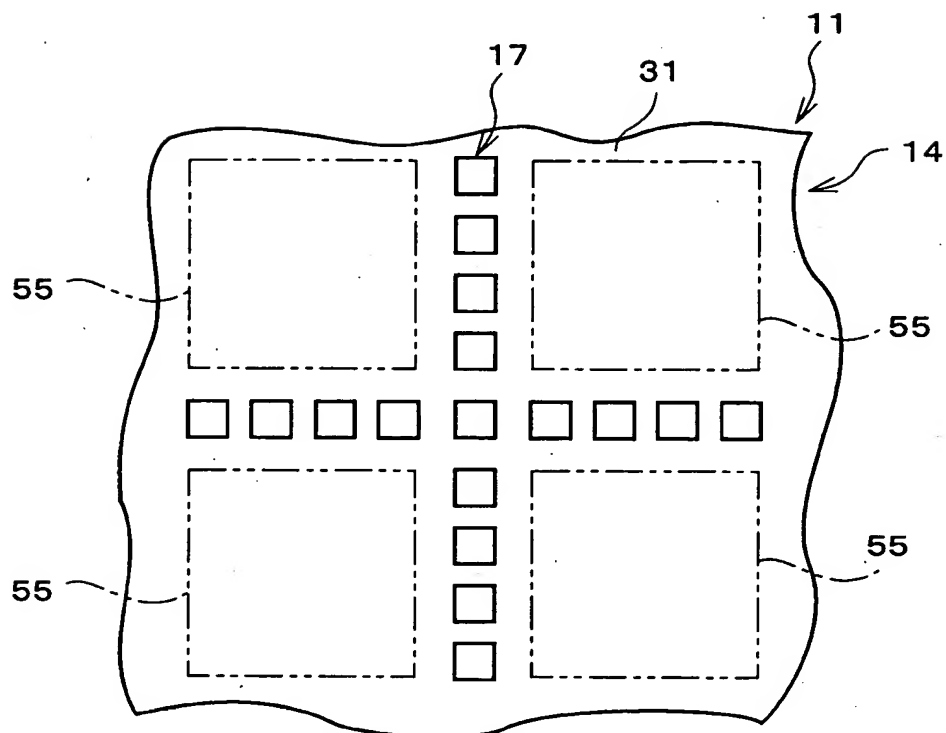
【図 6】



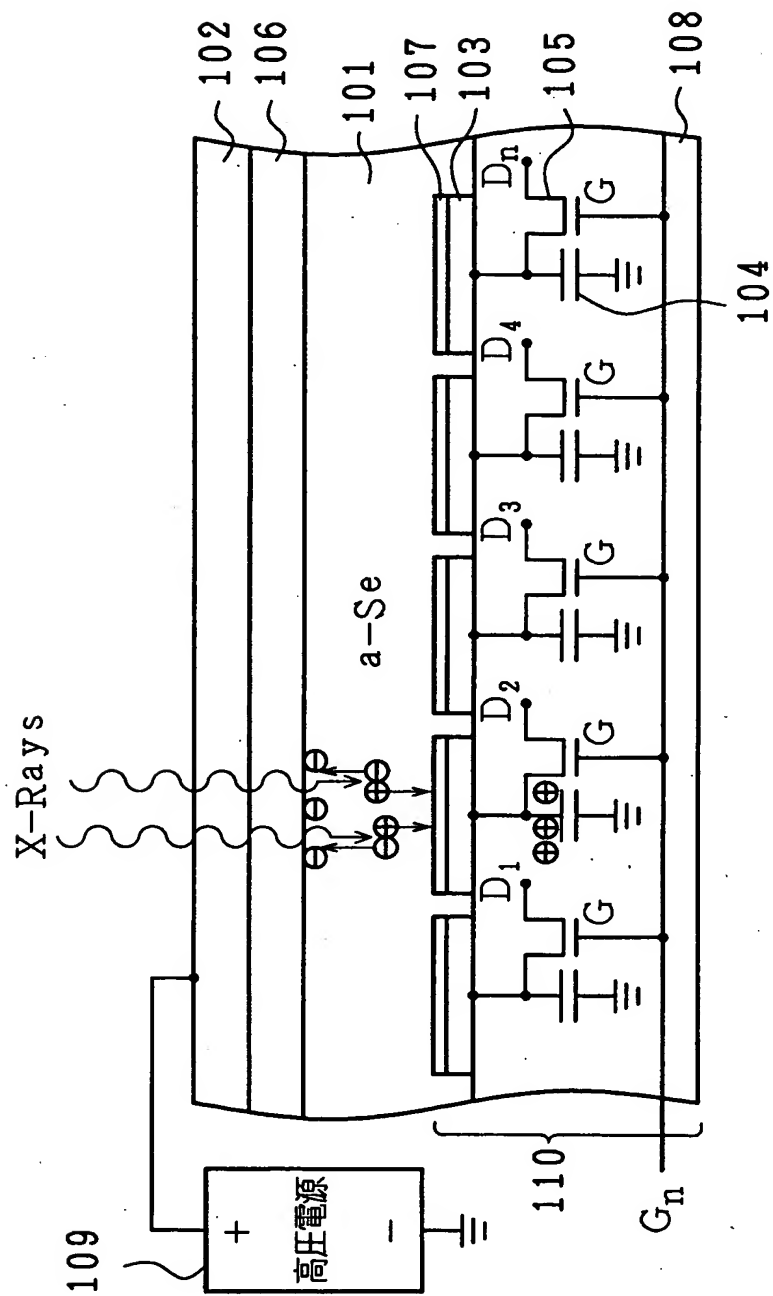
【図 7】



【図 8】



【図9】



【書類名】 要約書

【要約】

【課題】 アクティブマトリクス基板上に成膜される例えば半導体膜の剥がれを防止できるようにする。

【解決手段】 絶縁基板 2 1 上に、格子状に配列された複数の電極配線と、これら電極配線の各格子毎に配置されたアクティブ素子と、電極配線およびアクティブ素子の上層に設けられた層間絶縁膜 3 1 と、層間絶縁膜 3 1 上に形成された複数の電荷収集電極 2 4 とを備える。層間絶縁膜 3 1 は、電極配線が格子状に配列された画素配列領域 1 4 とその周辺領域 1 5 の少なくとも一部とを覆うように配置され、周辺領域 1 5 の層間絶縁膜 3 1 の上面の少なくとも一部に、凹部と凸部との少なくとも一方からなる凹凸部 1 7 が形成され、この凹凸部 1 7 により、アクティブマトリクス基板上に成膜される例えば半導体膜の剥がれを防止する。

【選択図】 図 1



出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号

氏 名 シャープ株式会社